### JAPAN PATENT OFFICE

This is to certify that the annexed is a true copy of the following application as filed with this office.

Date of Application:

February 14, 2003

Application Number:

Japanese Patent Application

No. 2003-036749 [JP2003-036749]

Applicant(s):

FUJITSU MEDIA DEVICES LIMITED

September 22, 2003

Commissioner,

Japan Patent Office

Yasuo Imai (Seal)

Certificate No. 2003-3077853



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2003年 2月14日

出 願 番 号 Application Number:

特願2003-036749

[ST. 10/C]:

Applicant(s):

[JP2003-036749]

出 願 人

富士通メディアデバイス株式会社

2003年 9月22日

特許庁長官 Commissioner, Japan Patent Office 今井康



SIF

【書類名】

特許願

【整理番号】

02122601

【提出日】

平成15年 2月14日

【あて先】

特許庁長官 太田 信一郎 殿

【国際特許分類】

H03H 3/08

H03H 9/25

H01L 23/14

【発明の名称】

電子部品の製造方法及びそのベース基板

【請求項の数】

25

【発明者】

【住所又は居所】

長野県須坂市大字小山460番地 富士通メディアデバ

イスプロダクツ株式会社内

【氏名】

増子 真吾

【特許出願人】

【識別番号】

398067270

【氏名又は名称】

富士通メディアデバイス株式会社

【代理人】

【識別番号】

100087480

【弁理士】

【氏名又は名称】

片山 修平

【電話番号】

043-351-2361

【手数料の表示】

【予納台帳番号】

153948

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 0117701



【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 電子部品の製造方法及びそのベース基板

【特許請求の範囲】

【請求項1】 複数のキャビティが2次元配列して形成されたベース基板を 用いる電子部品の製造方法において、

前記ベース基板は2次元配列したキャビティを取り囲むように形成された溝を 有し、

前記キャビティに電子素子を実装する第1の工程と、

前記電子素子が実装された前記キャビティ及び前記溝を樹脂で覆う第2の工程と

を有することを特徴とする電子部品の製造方法。

【請求項2】 前記第2の工程はメタライズされていない前記溝に樹脂を供給することを特徴とする請求項1記載の電子部品の製造方法。

【請求項3】 前記第2の工程は、前記電子素子が実装された前記キャビティ及び前記溝上に樹脂シートを積載し、該樹脂シートを加熱しながら加圧することで該キャビティ及び該溝を密封することを特徴とする請求項1又は2記載の電子部品の製造方法。

【請求項4】 前記樹脂による密封を保持しつつ前記キャビティを個別に分離することで、前記電子部品を切り出す第3の工程を有することを特徴とする請求項1から3の何れか1項に記載の電子部品の製造方法。

【請求項 5 】 前記溝と前記キャビティとの最短の距離が、 $150 \mu$  m以上であることを特徴とする請求項 1 から 4 のいずれか 1 項に記載の電子部品の製造方法。

【請求項6】 前記溝と前記キャビティとの最短の距離が、前記キャビティ同士の最短の距離と同一であることを特徴とする請求項1から4の何れか1項に記載の電子部品の製造方法。

【請求項7】 前記溝と該溝に隣接する前記キャビティとを結ぶ方向における前記溝の長さが、前記キャビティの側壁と該キャビティに実装された前記電子素子との最短の距離以上であることを特徴とする請求項1から6のいずれか1項



に記載の電子部品の製造方法。

【請求項8】 前記溝は前記2次元配列されたキャビティの列又は行に対して個別に形成されていることを特徴とする請求項1から7の何れか1項に記載の電子部品の製造方法。

【請求項9】 前記溝は前記2次元配列されたキャビティの複数列又は複数行に対して共通に形成されていることを特徴とする請求項1から7の何れか1項に記載の電子部品の製造方法。

【請求項10】 前記溝は前記2次元配列されたキャビティを取り囲む囲い 状の形状を有して形成されていることを特徴とする請求項1から7の何れか1項 に記載の電子部品の製造方法。

【請求項11】 前記溝の深さは50μm以上であることを特徴とする請求項1から10の何れか1項に記載の電子部品の製造方法。

【請求項12】 前記キャビティの底部には前記ベース基板を貫通するビア 配線を介して該ベース基板の裏面と電気的に接続された電極パッドが形成されて おり、

前記ベース基板における前記キャビティが形成された面と反対面に、前記ビア 配線と電気的に接続される基板配線を有する配線基板を着設する第4の工程を有 することを特徴とする請求項1から11の何れか1項に記載の電子部品の製造方 法。

【請求項13】 前記電子素子は弾性表面波素子であり、前記電子部品は弾性表面波デバイスであることを特徴とする請求項1から12の何れか1項に記載の電子部品の製造方法。

【請求項14】 樹脂で密封された複数の電子部品を形成するためのベース 基板であって、

電子素子を実装するための2次元配列されたキャビティと、

前記キャビティを取り囲むように形成された溝と

を有することを特徴とするベース基板。

【請求項15】 前記溝の底部はメタライズされていないことを特徴とする 請求項14記載のベース基板。



【請求項16】 前記溝と前記キャビティとの最短の距離が、 $150 \mu m$ 以上であることを特徴とする請求項14又は15記載のベース基板。

【請求項17】 前記溝と前記キャビティとの最短の距離が、前記キャビティ同士の最短の距離と同一であることを特徴とする請求項14又は15記載のベース基板。

【請求項18】 前記溝と該溝に隣接する前記キャビティとを結ぶ方向における前記溝の長さが、前記キャビティの側壁と該キャビティに実装された前記電子素子との最短の距離以上であることを特徴とする請求項14から17のいずれか1項に記載のベース基板。

【請求項19】 前記溝は前記2次元配列されたキャビティの列又は行に対して個別に形成されていることを特徴とする請求項14から18の何れか1項に記載のベース基板。

【請求項20】 前記溝は前記2次元配列されたキャビティの複数列又は複数行に対して共通に形成されていることを特徴とする請求項14から18の何れか1項に記載のベース基板。

【請求項21】 前記溝は前記2次元配列されたキャビティを取り囲む囲い 状の形状を有して形成されていることを特徴とする請求項14から18の何れか 1項に記載のベース基板。

【請求項22】 前記溝の深さは $50\mu$  m以上であることを特徴とする請求項14から21の何れか1項に記載のベース基板。

【請求項23】 前記キャビティの底部に、前記ベース基板を貫通するビア 配線を介して該ベース基板の裏面と電気的に接続された電極パッドを有すること を特徴とする請求項14から22の何れか1項に記載のベース基板。

【請求項24】 前記ベース基板における前記キャビティが形成された面と 反対面に、前記ビア配線と電気的に接続される基板配線が形成された配線基板を 有することを特徴とする請求項23記載のベース基板。

【請求項25】 前記電子素子は弾性表面波素子であり、前記電子部品は弾性表面波デバイスであることを特徴とする請求項14から24の何れか1項に記載のベース基板。



### 【発明の詳細な説明】

[0001]

## 【発明の属する技術分野】

本発明は、樹脂を用いてパッケージが封止された電子部品の製造方法及びその ベース基板に関する。

[0002]

## 【従来の技術】

近年、電子機器の小型化及び高性能化に伴い、これに搭載された電子部品にも 小型化及び高性能化が要求されている。例えば、電波を送信又は受信する電子機 器におけるフィルタ、遅延線、発振器等の電子部品として使用される弾性表面波 (Surface Acoustic Wave:以下、SAWと略す)デバイ スにも、パッケージを含めて全体的な小型化及び高性能化が要求されている。

### [0003]

一般的なSAWデバイスは、例えば圧電性素子基板上に形成された櫛歯型電極部の入力インターディジタルトランスデューサ(InterDigital Transducer:以下、IDTと略す)を有するSAWフィルタ素子が、底面に配線部を有するキャビティ内にフェイスダウン状態でフリップチップ実装された構成を有している(例えば、特許文献1における特に図3参照)。

#### $[0\ 0\ 0\ 4\ ]$

このようなSAWデバイスは、図1及び図2に示すように、1つのベース基板 110に複数のSAWデバイス111を構成し、これらをレーザビーム又は回転 切削刃(ダイシングブレード)等で個別に切断することで、一度に複数個が作成 される(例えば、特許文献2における特に図7参照)。尚、図2は、図1におけ るA-A断面図である。

## [0005]

より詳細には、ベース基板110に2次元配列させて複数のキャビティ115 を形成し、このキャビティ115の底面をメタライズすることでバンプ用電極パッド116を形成する。このバンプ用電極パッド116にフェイスダウン状態で SAWフィルタ素子113をボンディングし、この上から樹脂シート112を被 せ、加圧・加熱して接着する。これにより、ベース基板110上に複数のSAW デバイス111が構成される。その後、このSAWデバイス111を個別に切断 することで、樹脂により密閉された複数のSAWデバイス111が作成される。

## [0006]

上記の製造方法において、ベース基板110の可能な限りの広範囲に、より多くのSAWデバイス111を集積して構成することで、SAWデバイス111の製造効率を向上し、且つ1つのSAWデバイス111を製造するために要するコストを低減することが可能となる。

# [0007]

## 【特許文献1】

特開2001-53577号公報

### 【特許文献1】

特開2001-110946号公報

### [0008]

## 【発明が解決しようとする課題】

しかしながら、上記のような製造方法では、SAWフィルタ素子113がフリップチップ実装されたベース基板110を樹脂シート112で封止した際に、最外周に位置するSAWデバイス111のキャビティ115内部深くにまで樹脂が流れ込んでしまうという問題が発生する。このように、キャビティ115内部深くにまで樹脂が流入したSAWデバイス111は、フィルタ特性や耐環境特性が低下し、使用できない場合がある。また、SAWフィルタ素子112の櫛歯型電極部にまで樹脂が流入してしまった場合では、完全な不良品となる。このため、最外周に位置していたSAWデバイス111の多くが不良品となり、結局のところ、歩留りが低下して単価が増加してしまう。

## [0009]

本発明は、このような問題に鑑みてなされたもので、低い製造コスト且つ高い 歩留りで製造することができる電子部品の製造方法及びそのベース基板を提供す ることを目的とする。

### [0010]

# 【課題を解決するための手段】

かかる目的を達成するために、本発明は、請求項1記載のように、複数のキャビティが2次元配列して形成されたベース基板を用いる電子部品の製造方法において、前記ベース基板は2次元配列したキャビティを取り囲むように形成された溝を有し、前記キャビティに電子素子を実装する第1の工程と、前記電子素子が実装された前記キャビティ及び前記溝を樹脂で覆う第2の工程とを有するように構成される。電子素子が実装されるキャビティを取り囲むように溝を形成することで、ベース基板上に形成する樹脂の膜がこの溝に流れ込むため、この溝に隣接する最外周のキャビティに大量に樹脂が流入することを防止できる。このように、最外周のキャビティに流入する樹脂の量を制御することで、この最外周に位置する電子部品の歩留りが向上し、結果として、電子部品1つ当たりの製造コストを低下させることができる。

### $[0\ 0\ 1\ 1]$

また、請求項1記載の前記第2の工程は、好ましくは請求項2記載のように、 メタライズされていない前記溝に樹脂が供給されるように構成される。本来、樹 脂の逃げ場として使用される溝には電子部品は構成されないため、この部分をメ タライズすることは不要であり、コストの増加につながる。それ故、溝はメタラ イズされていないことが好ましい。

#### $[0\ 0\ 1\ 2]$

また、請求項1又は2記載の前記第2の工程は、例えば請求項3記載のように 、前記電子素子が実装された前記キャビティ及び前記溝上に樹脂シートを積載し 、該樹脂シートを加熱しながら加圧することで該キャビティ及び該溝を密封する ように構成されてもよい。熱により軟化する樹脂シートを用いることで、キャビ ティを封止する樹脂膜の形成が容易となり、製造を簡略化することができる。

#### [0013]

また、請求項1から3の何れか1項に記載の前記電子部品の製造方法は、例えば請求項4記載のように、前記樹脂による密封を保持しつつ前記キャビティを個別に分離することで、前記電子部品を切り出す第3の工程を有して構成される。

### [0014]

また、請求項1から4の何れか1項に記載の前記溝と前記キャビティとの最短の距離は、請求項5記載のように、 $150\mu$ m以上とすることが好ましい。隣接するキャビティの間の側壁の厚さ、又はキャビティと溝との間の側壁の厚さは、ダイシング時及びダイシング後の電子部品の側壁に要求される強度及びダイシングにより除去される厚さと、高集積化による製造効率の向上及び電子部品1つ当たりのコスト低減とを考慮して、可能な限り薄くして設計されることが好ましい。これを満足する値の最小値が $150\mu$ mである。従って、前記溝と前記キャビティとの最短の距離を $150\mu$ m以上とすることが好ましい。

### [0015]

また、請求項1から4の何れか1項に記載の前記溝と前記キャビティとの最短の距離は、請求項6記載のように、前記キャビティ同士の最短の距離と同一であることが好ましい。溝をキャビティ間の間隔と同じ距離離して形成することにより、最外周のキャビティにおける溝側に流入する樹脂の量を、他のキャビティへの流入量に近づけることが可能となる。即ち、全ての電子部品を均一な特性を有するように製造することができる。

# [0016]

また、請求項1から6の何れか1項に記載の前記溝と該溝に隣接する前記キャビティとを結ぶ方向における前記溝の長さは、請求項7記載のように、前記キャビティの側壁と該キャビティに実装された前記電子素子との最短の距離以上であることが好ましい。溝の長さをキャビティと電子素子との間にできた隙間、即ち樹脂が流入する隙間と同程度以上とすることで、最外周のキャビティに内周側のキャビティと比較して多量の樹脂が流れ込むという問題を防止できる。尚、溝の長さをキャビティと電子素子との間にできた隙間と同程度とすることで、最外周のキャビティにおける溝側に流入する樹脂の量を、他のキャビティへの流入量に近づけることが可能となり、全ての電子部品を均一な特性を有するように製造することができる。

#### $[0\ 0\ 1\ 7]$

また、請求項1から7の何れか1項に記載の前記溝は、例えば請求項8記載のように、前記2次元配列されたキャビティの列又は行に対して個別に形成されて

いてもよい。例えば溝と最外周のキャビティとを1対1とすることで、より配列 の規則性を得ることが可能となり、最外周のキャビティに流入する樹脂の量を他 のキャビティと同程度に制御することが可能となる。

## [0018]

また、請求項1から7の何れか1項に記載の前記溝は、例えば請求項9記載のように、前記2次元配列されたキャビティの複数列又は複数行に対して共通に形成されていてもよい。このように、ベース基板を作成する際の溝のパターンを簡略化することができる。

## [0019]

また、請求項1から7の何れか1項に記載の前記溝は、例えば請求項10記載のように、前記2次元配列されたキャビティを取り囲む囲い状の形状を有して形成されていてもよい。このように、ベース基板を作成する際の溝のパターンを簡略化することができる。

## [0020]

また、請求項1から10の何れか1項に記載の前記溝の深さは、請求項11記載のように、 $50\mu$ m以上であることが好ましい。溝の深さは、最外周のキャビティに流入する樹脂を必要十分な量に制御し得る程度の深さが必要である。これを実現するための最小値が $50\mu$ mである。従って、前記溝の深さを $50\mu$ m以上とすることが好ましい。

### [0021]

また、請求項1から11の何れか1項に記載の前記電子部品の製造方法は、例えば請求項12記載のように、前記キャビティの底部に前記ベース基板を貫通するビア配線を介して該ベース基板の裏面と電気的に接続された電極パッドが形成されており、前記ベース基板における前記キャビティが形成された面と反対面に、前記ビア配線と電気的に接続される基板配線を有する配線基板を着設する第4の工程を有するように構成されてもよい。このように、キャビティ内部に実装される電子素子と外部とを電気的に接続するための配線基板は、ベース基板と別に作成することができ、これを後に着設してもよい。

#### [0022]

また、請求項1から12の何れか1項に記載の前記電子素子は、例えば請求項13記載のように、弾性表面波素子とすることが可能である。この場合、製造される電子部品は弾性表面波デバイスである。このように、上記した電子部品の製造方法は、弾性表面波デバイスにも適用することが可能である。

### [0023]

また、本発明は、請求項14記載のように、樹脂で密封された複数の電子部品を形成するためのベース基板であって、電子素子を実装するための2次元配列されたキャビティと、前記キャビティを取り囲むように形成された溝とを有するように構成される。電子素子が実装されるキャビティを取り囲むように溝を形成することで、ベース基板上に形成する樹脂の膜がこの溝に流れ込むため、この溝に隣接する最外周のキャビティに大量に樹脂が流入することを防止できる。このように、最外周のキャビティに流入する樹脂の量を制御するための溝を設けることで、最外周に位置する電子部品の歩留りを向上させることが可能となり、結果として、電子部品1つ当たりの製造コストを低下させることができる。

# [0024]

また、請求項14記載の前記溝の底部は、請求項15記載のように、メタライズされていないことが好ましい。本来、樹脂の逃げ場として使用される溝には電子部品は構成されないため、この部分をメタライズすることは不要であり、コストの増加につながる。それ故、溝はメタライズされていないことが好ましい。

### [0025]

また、請求項14又は15記載の前記溝と前記キャビティとの最短の距離は、請求項16記載のように、 $150\mu$ m以上であることが好ましい。隣接するキャビティの間の側壁の厚さ、又はキャビティと溝との間の側壁の厚さは、ダイシング時及びダイシング後の電子部品の側壁に要求される強度及びダイシングにより除去される厚さと、高集積化による製造効率の向上及び電子部品1つ当たりのコスト低減とを考慮して、可能な限り薄くして設計されることが好ましい。これを満足する値の最小値が $150\mu$ mである。従って、前記溝と前記キャビティとの最短の距離を $150\mu$ m以上とすることが好ましい。

# [0026]

また、請求項14又は15記載の前記溝と前記キャビティとの最短の距離は、 請求項17記載のように、前記キャビティ同士の最短の距離と同一であることが 好ましい。溝をキャビティ間の間隔と同じ距離離して形成することにより、最外 周のキャビティにおける溝側に流入する樹脂の量を、他のキャビティへの流入量 に近づけることが可能となる。即ち、全ての電子部品を均一な特性を有するよう に製造することが可能となる。

## [0027]

また、請求項14から17の何れか1項に記載の前記溝と該溝に隣接する前記 キャビティとを結ぶ方向における前記溝の長さは、請求項18記載のように、前 記キャビティの側壁と該キャビティに実装された前記電子素子との最短の距離以 上であることが好ましい。溝の長さをキャビティと電子素子との間にできた隙間 、即ち樹脂が流入する隙間と同程度以上とすることで、最外周のキャビティに内 周側のキャビティと比較して多量の樹脂が流れ込むという問題を防止できる。尚 、溝の長さをキャビティと電子素子との間にできた隙間と同程度とすることで、 最外周のキャビティにおける溝側に流入する樹脂の量を、他のキャビティへの流 入量に近づけることが可能となり、全ての電子部品を均一な特性を有するように 製造することができる。

### [0028]

また、請求項14から18の何れか1項に記載の前記溝は、例えば請求項19記載のように、前記2次元配列されたキャビティの列又は行に対して個別に形成されていてもよい。例えば溝と最外周のキャビティとを1対1とすることで、より配列の規則性を得ることが可能となり、最外周のキャビティに流入する樹脂の量を他のキャビティと同程度に制御することが可能となる。

#### [0029]

また、請求項14から18の何れか1項に記載の前記溝は、例えば請求項20 記載のように、前記2次元配列されたキャビティの複数列又は複数行に対して共 通に形成されていてもよい。このように、ベース基板を作成する際の溝のパター ンを簡略化することができる。

#### [0030]

また、請求項14から18の何れか1項に記載の前記溝は、例えば請求項21 記載のように、前記2次元配列されたキャビティを取り囲む囲い状の形状を有し て形成されていてもよい。このように、ベース基板を作成する際の溝のパターン を簡略化することができる。

### [0031]

また、請求項14から21の何れか1項に記載の前記溝の深さは、請求項22記載のように、50  $\mu$  m以上であることが好ましい。溝の深さは、最外周のキャビティに流入する樹脂を必要十分な量に制御し得る程度の深さが必要である。これを実現するための最小値が50  $\mu$  mである。従って、前記溝の深さを50  $\mu$  m以上とすることが好ましい。

### [0032]

また、請求項14から22の何れか1項に記載の前記キャビティの底部には、 例えば請求項23記載のように、前記ベース基板を貫通するビア配線を介して該 ベース基板の裏面と電気的に接続された電極パッドが形成されていてもよい。予 め電極パッドを構成しておくことで、製造過程を簡素化でき、製造効率を向上さ せることが可能となる。

#### [0033]

また、請求項23記載の前記ベース基板は、例えば請求項24記載のように、 前記ベース基板における前記キャビティが形成された面と反対面に、前記ビア配 線と電気的に接続される基板配線が形成された配線基板を有するように構成され ていてもよい。このように、予めベース基板の裏面に配線基板を設けておくこと で、製造過程を簡素化でき、製造効率を向上させることが可能となる。

#### [0034]

また、請求項14から24の何れか1項に記載の前記電子素子は、例えば請求項25記載のように、弾性表面波素子とすることが可能である。この場合、製造される電子部品は弾性表面波デバイスである。このように、上記した電子部品の製造方法は、弾性表面波デバイスにも適用することが可能である。

### [0035]

## 【発明の実施の形態】

以下、本発明の好適な実施形態について図面を用いて詳細に説明する。

### [0036]

## [第1の実施形態]

• • • • •

まず、本発明の第1の実施形態について図面を用いて詳細に説明する。図3は、本実施形態によるベース基板10の概略構成を示す上面図である。但し、ベース基板10において、キャビティ15が形成された面、換言すればSAWフィルタ素子2が実装される側を上面(若しくは表面)とする。

### [0037]

図3に示すように、本実施形態によるベース基板10には、中央付近に2次元配列されたキャビティ15が形成されており、これらの周りを取り囲むように、換言すれば、2次元配列されたキャビティ15が形成された領域の外周にダミーキャビティ21が形成されている。

### [0038]

このダミーキャビティ21は、例えばSAWフィルタ素子2が実装されるキャビティ15と同一の形状を有した溝であり、2次元配列された複数のキャビティ15と同じピッチで配列されている。尚、本実施形態では、図面中、キャビティ15及びダミーキャビティ21を1.60×1.20mm四方の横長の長方形とし、2次元配列におけるピッチを0.90mmとする。

#### [0039]

このような構成を有するベース基板10のA-A断面図を図4(a)に示す。また、図4(a)における領域Bの拡大図を(b)に示す。

#### [0040]

図4(a)に示すように、キャビティ15内部における底面には、メタライズ 処理が施されることにより、SAWフィルタ素子2をフェイスダウン状態でボンディング接続するためのバンプ用電極パッド16が形成されている。このバンプ 用電極パッド16とSAWフィルタ2の圧電基板表面に形成された電極パッドとがバンプ14により電気的に接続され、且つ機械的に固定されることで、キャビティ15内部にSAWフィルタ素子2がフリップチップ実装される。尚、ダミーキャビティ21の底面は、メタライズされていてもよいが、製造工程の簡略化及

びコスト削減を鑑みると、メタライズされていない方が好ましい。

## [0041]

SAWフィルタ素子2を実装後、ベース基板10の上面には樹脂シート12を加熱しながら加圧する(加圧・加熱処理)ことで密着する。これにより、キャビティ15が封止される。換言すれば、SAWフィルタ素子2を構成する圧電基板における櫛歯型電極(InterDigital Transducer:IDT)が形成された面が密封される。

## [0042]

この加圧・加熱処理による樹脂シート12の着設時に、外周に設けられたダミーキャビティ21には、軟化した樹脂シート12の一部が流入する。これにより、最外周のキャビティ15に必要以上の樹脂が流れ込むことを防止することができる。即ち、ダミーキャビティ21が軟化した樹脂の逃げ場として機能することで、最外周のキャビティ15に流入する樹脂の量を制御することができる。これにより、最外周に位置するSAWデバイス11のフィルタ特性や耐環境特性を他の(内側の)SAWデバイス11と同程度として作製することができ、SAWデバイス11の歩留りが向上できる。結果として、SAWデバイス11一つ当たりの製造コストを低下させることが達成できる。

### [0043]

また、図4(b)に示すように、ダミーキャビティ21の深さ $d_1$ は、例えば上述のようにキャビティ15の深さ $d_2$ と同じであってもよいが、最外周のキャビティ15に流入する樹脂を必要十分な量に制御し得る程度の深さであれば、如何様にも変形することができる。例えばダミーキャビティ21の深さ $d_1$ を50 $\mu$ m以上とすることで、必要以上の樹脂が最外周のキャビティ15に流入することを防止できる。但し、流入した樹脂が漏れ出すことを防止するために、ダミーキャビティ21がベース基板10を貫通していないことが好ましい。尚、本実施形態では、キャビティ21の深さ $d_2$ を0.25 mmとする。

### [0044]

また、ダミーキャビティ 2 1 の配列方向での長さ  $L_1$ は、例えば上述のようにキャビティ 1 5 の配列方向での長さ  $L_2$ と同じであってもよいが、上述の深さ  $d_1$ 

と同じく、最外周のキャビティ15に流入する樹脂を必要十分な量に制御し得る程度の長さであれば、如何様にも変形することができる。例えばダミーキャビティ21の長さL<sub>1</sub>を、キャビティ15の側壁面(但し、配列方向に対して垂直に延在する面)からSAWフィルタ素子2までの長さ13以上とすることで、必要以上の樹脂が最外周のキャビティ15に流入することを防止できる。尚、最外周のキャビティ15への樹脂の流入量は、他の(内周に位置する)キャビティ15と同程度とすることが最もよい。

### [0045]

また、隣接するキャビティ15の間の側壁の厚さ1 $_2$ 、又はキャビティ15とダミーキャビティ21との間の側壁の厚さ $_1$ は、ダイシング時及びダイシング後のSAWデバイス11の側壁(この内壁の厚さ $_4$ は( $_1$ -m)/2)となる)に要求される強度及びダイシングにより除去される厚さ(以下、ダイシングしろという)mと、高集積化による製造効率の向上及びSAWデバイス11当たりのコスト低減とを考慮して、可能な限り薄くして設計されるとよい。尚、本実施形態において、好ましくは、ダイシングしろm $\ge$ 100 $\mu$ mとし、側壁の厚さ1 $_4$  $\ge$ 150 $\mu$ mとすることで、上記の要素を満足することができる。この場合、キャビティ15間の側壁の厚さ $_1$ 1は400 $\mu$ m以上となる。

## [0046]

また、上記の説明では、キャビティ15とダミーキャビティ21とのピッチを同一としたため、 $1_1=1_2 \ge 400 \mu$  mとなるが、これに限定されず、キャビティ15とダミーキャビティ21との間は、SAWデバイス11の側壁に要求される厚さ14以上、即5 $150 \mu$  m以上であって、軟化した樹脂が流入できる程度の距離となるのであれば、如何様にも変形することができる。

#### [0047]

次に、図5を用いて、本実施形態によるSAWデバイス11の製造プロセスを 詳細に説明する。但し、以下の説明ではキャビティ15と同一形状のダミーキャ ビティ21を同一ピッチで形成した場合を例に挙げて説明する。

#### [0048]

図5(a)に示すように、まず、例えばセラミックス(アルミナ・セラミック

スを含む)等を含んでなる基板を複数積層して接着することで、キャビティ15 及びダミーキャビティ21を有するベース基板10を形成する。尚、ベース基板 10の材料としては、上記のセラミックスの他、BT(ビスマレイミドドリアジン)レジンやフレキシブル基板等を用いることができる。

## [0049]

次に、図5 (b) に示すように、形成したキャビティ15の底部のみにメタライズ処理を施し、バンプ用電極パッド16を形成する。尚、ダミーキャビティ21の底部にバンプ用電極パッド16を形成しない場合、これがメタライズされないようにレジストを形成しておく。但し、ダミーキャビティ21の底部にバンプ用電極パッド16を形成してもよいため、上記レジストの形成は限定された要素ではない。

### [0050]

また、上記の工程において、バンプ用電極パッド16とベース基板10裏面とを電気的に接続するためのビア配線(例えば図8の符号17参照)は、図5(a)において予め形成しておいても、図5(b)に示す工程において、バンプ用電極パッド16と共に形成してもよい。尚、予めビア配線17を形成しておく場合、積層する基板においてベース基板10の最下面(裏面)に位置する基板に予め形成し、この上にキャビティ15を形成するための2次元配列された開口を有する基板を積層する。同様に、バンプ用電極パッド16も、図5(a)において予め形成しておいてもよい。尚、予めバンプ用電極パッド16を形成しておく場合、積層する基板においてベース基板10の最下面(裏面)に位置する基板の上面を予め所定パターンによりメタライズしておき、この上にキャビティ15を形成するための2次元配列された開口を有する基板を積層する。

#### $[0\ 0\ 5\ 1]$

次に、図5 (c)に示すように、ベース基板10の裏面には、ベース基板10の裏面に現れたビア配線17と位置合わせされた基板配線(例えば図11の符号32参照)が形成された配線基板30が接着される。これにより、バンプ用電極パッド16と基板配線32とが電気的に接続される。基板配線32は、配線基板30を貫通するように設けられたビア配線33を介して、配線基板30の裏面に

設けられた電気端子31と電気的に接続されている。即ち、ギャビティ15の底面に形成されたバンプ用電極パッド16は配線基板30の裏面に設けられている電気端子31と電気的に接続される。

## [0052]

その後、図5(d)に示すように、キャビティ15内部には、上面にIDT電極及びこれに電気的に接続された電極パッドとが形成されているSAWフィルタ素子2がフェイスダウン状態でフリップチップ実装される。これは、SAWフィルタ素子2上に形成された電極パッドとキャビティ15の底面に形成されたバンプ用電極パッド16とがバンプ14により電気的及び機械的に接続されることで実現される。尚、このバンプ14には、例えば金(Au)バンプ等が用いられる

### [0053]

このようにSAWフィルタ素子2を実装後、ベース基板10上面には、図5(e)に示すように、キャビティ15(SAWフィルタ素子2を含む)及びダミーキャビティ21を覆い被せるように樹脂シート12が積層され、これが図5(f)に示すように、ベース基板10に加圧・加熱処理されて接着される。尚、図5(c)で示した配線基板30の着設は、図5(d)で説明した工程又は図5(e)で説明した工程の後であってもよい。

#### $[0\ 0\ 5\ 4]$

ここで、ベース基板10上に樹脂シート12を加圧・加熱処理することで密着させる際の構成を図6を用いて説明する。図6に示すように、樹脂シート12が重ねられたベース基板10は、下型71上に載置される。下型71は図示しないヒータ等で加熱されており、モータ72を動力として支柱73に沿って移動する。これにより、樹脂シート12が重ねられたベース基板10が加熱されつつ、下型71と上型74とで押圧され、樹脂シート12が軟化してベース基板10表面に密着する。

#### [0055]

このように、ベース基板 10上に多面取り構成の SAWデバイス 11を作成すると、図 5 (g) に示すように、これらをレーザビームや回転切削刃 (ダイシン

グブレード) 等を用いて個々に切断し、複数のSAWデバイス11に分離する。

## [0056]

ここで、本実施形態によるベース基板10及び配線基板30の具体例を図面を 用いて詳細に説明する。尚、以下に挙げる具体例における寸法は上記で例示した 値と異なるが、その本質的要素は同一である。

### [0057]

図7は、本具体例によるベース基板10Aの構成を示す上面図である。図7に示すように、本具体例では、キャビティ15の横方向及び縦方向の端に、キャビティ15間の間隔と同じ間隔を隔ててダミーキャビティ21が形成されている。キャビティ15の横方向の端に配列されたダミーキャビティ21は、縦方向の長さがキャビティ15と同じである。また、キャビティ15の縦方向の端に配列されたダミーキャビティ21は、横方向の長さがキャビティ15と同じである。

### [0058]

各キャビティ15の底面には、図8に示すように、バンプ用電極パッド16が 形成されており、これにSAWフィルタ素子2がバンプ接続される。尚、本具体 例では、ダミーキャビティ21の底面がメタライズされていない場合を例に挙げ ている。

#### [0059]

図8を用いてキャビティ15の底面をより詳細に説明する。尚、図8では、破線で囲まれた領域にSAWフィルタ素子2が実装される。図8に示すように、キャビティ15の底面にはバンプ用電極パッド16が形成されており、これがベース基板10Aを貫通するビア配線17を介してベース基板10Aの裏面と接続されている。

#### [0060]

また、ベース基板10Aの裏面には、図9から図11に示すような配線基板30Aが電気的及び機械的に接続される。尚、図9は配線基板30Aの構成を示す 裏面図であり、図10は配線基板30Aの裏面における各キャビティ対応領域35毎に形成された電気端子31の構成を示す図である。また、図11は配線基板30Aの上面における各キャビティ対応領域35毎に形成された基板配線32及 びビア配線33の構成を示す図である。

## [0061]

図9に示すように、配線基板30Aの裏面には、各キャビティ15と対応する領域(キャビティ対応領域35)、換言すれば、分割されたSAWデバイス11の裏面に相当する領域に、1組の電気端子31が形成されている。この電気端子31の詳細な構成を図10に示す。

## [0062]

図10に示すように、配線基板30Aの裏面におけるキャビティ対応領域35には、配線基板30Aを貫通するビア配線33とそれぞれ接続された電気端子31が設けられている。従って、外部回路との電気的な接続は、この電気端子31を介して行われる。尚、電気端子31と外部回路(基板)とをはんだ等を用いて接続することで、電気的な接続の他に機械的な接続も達成することが可能である。

### [0063]

また、配線基板30Aの上面におけるキャビティ対応領域35には、図11に示すように、上記のビア配線33とそれぞれ接続された基板配線32が形成されている。この基板配線32は、ベース基板10Aの裏面に露出したビア配線17と対応する位置に延在しており、ビア配線17とビア配線33とを電気的に接続している。

### [0064]

このように構成されたベース基板10Aと配線基板30Aとを位置決めして接着することで、キャビティ15の底面に形成されたバンプ用電極パッド16と配線基板30Aの裏面(最終的にはSAWデバイス11の裏面)に形成された電気端子31とが接続される。換言すれば、電気端子31を介してSAWフィルタ素子2へ電気を導入することが可能なように構成される。

#### [0065]

尚、図7においてダミーキャビティ21が形成された領域及びこれに対応する 配線基板30A上下面の領域には、バンプ用電極パッド16, ビア配線17, 電 気端子31, 基板配線32及びビア配線33を形成する必要がない。

### [0066]

以上のように構成・製造することで、本実施形態では、最外周に位置したSAWデバイス11の不良率を85%(従来)から0%(本実施形態)とすることが達成された。

#### $[0\ 0\ 6\ 7]$

[第2の実施形態]

次に、本発明の第2の実施形態について、図面を用いて説明する。図12は、 本実施形態によるベース基板40の概略構成を示す上面図である。

### [0068]

本実施形態によるベース基板 4 0 では、第 1 の実施形態によるベース基板 1 0 において、隣接する 2 つのダミーキャビティ 2 1 が、図 1 2 に示すように、一体のダミーキャビティ 4 1 として形成されている。

### [0069]

このように、キャビティ15を取り囲むように形成されるダミーキャビティは、複数列又は複数行に対して共通して形成することが可能である。これにより、第1の実施形態と同様に、最外周のキャビティ15に必要以上の樹脂が流れ込むことが防止される。即ち、ダミーキャビティ21が軟化した樹脂の逃げ場として機能することで、最外周のキャビティ15に流入する樹脂の量が制御される。これにより、最外周に位置するSAWデバイス11のフィルタ特性や耐環境特性を他の(内側の)SAWデバイス11と同程度として作製することができ、SAWデバイス11の歩留りが向上できる。結果として、SAWデバイス11一つ当たりの製造コストを低下させることが達成できる。尚、他の構成及び製造方法は、第1の実施形態と同様であるため、ここでは説明を省略する。

## [0070]

〔第3の実施形態〕

次に、本発明の第3の実施形態について、図面を用いて説明する。図13は、 本実施形態によるベース基板50の概略構成を示す上面図である。

#### [0071]

本実施形態によるベース基板50では、第1の実施形態によるベース基板10

において、縦/横一列に配列されたダミーキャビティ21が、図13に示すように、一体のダミーキャビティ51として形成されている。

## [0072]

このように、キャビティ15を取り囲むように形成されるダミーキャビティは、縦/横それぞれを共通した1つとして形成することが可能である。これにより、第1の実施形態と同様に、最外周のキャビティ15に必要以上の樹脂が流れ込むことが防止される。即ち、ダミーキャビティ21が軟化した樹脂の逃げ場として機能することで、最外周のキャビティ15に流入する樹脂の量を制御することができる。これにより、最外周に位置するSAWデバイス11のフィルタ特性や耐環境特性を他の(内側の)SAWデバイス11と同程度として作製することができ、SAWデバイス11の歩留りが向上できる。結果として、SAWデバイス11一つ当たりの製造コストを低下させることが達成できる。尚、他の構成及び製造方法は、第1の実施形態と同様であるため、ここでは説明を省略する。

### [0073]

## [第4の実施形態]

次に、本発明の第4の実施形態について、図面を用いて説明する。図14は、本実施形態によるベース基板60の概略構成を示す上面図である。

### [0074]

本実施形態によるベース基板60では、第1の実施形態によるベース基板60において、複数のキャビティ15が1つの囲い状のダミーキャビティ61で取り囲まれるように形成されている。

### [0075]

このように、キャビティ15を取り囲むダミーキャビティは、囲い状に形成することが可能である。これにより、第1の実施形態と同様に、最外周のキャビティ15に必要以上の樹脂が流れ込むことを防止することができる。即ち、ダミーキャビティ21が軟化した樹脂の逃げ場として機能することで、最外周のキャビティ15に流入する樹脂の量を制御することができる。これにより、最外周に位置するSAWデバイス11のフィルタ特性や耐環境特性を他の(内側の)SAWデバイス11と同程度として作製することができ、SAWデバイス11の歩留り

が向上できる。結果として、SAWデバイス11一つ当たりの製造コストを低下させることが達成できる。尚、他の構成及び製造方法は、第1の実施形態と同様であるため、ここでは説明を省略する。

[0076]

[他の実施形態]

以上、説明した実施形態は本発明の好適な一実施形態にすぎず、本発明はその趣旨を逸脱しない限り種々変形して実施可能である。また、上記の各実施形態では、電子素子としてSAWフィルタ素子2,電子部品としてSAWデバイス11を適用した場合を例に挙げて説明したが、本発明ではこれに限定されず、2次元配列された電子素子が樹脂により封止された多面取り構成のベース基板から切り出す工程を経ることで作成される電子部品であれば、如何なるものも適用することが可能である。

[0077]

【発明の効果】

以上説明したように、本発明によれば、高い歩留りで製造でき、1つ当たりの 製造コストが低減される電子部品の製造方法及びそのベース基板が実現される。

#### 【図面の簡単な説明】

【図1】

従来技術によるベース基板110の構成を示す上面図である。

図2

図1に示すベース基板110のA-A断面図である。

【図3】

本発明の第1の実施形態によるベース基板10の構成を示す上面図である。

【図4】

図3に示すベース基板10のA-A断面図である。

【図5】

本発明の第1の実施形態によるSAWデバイス11の製造プロセスを示す図である。

[図6]

図5 (e) において樹脂シート12をベース基板10上に加圧・加熱処理する際の装置の概略構成を示す図である。

### 【図7】

本発明の第1の実施形態によるベース基板10の具体例の構成を示す上面図である。

### 【図8】

図7に示すベース基板10に形成されたキャビティ15の構成を示す図である

### 【図9】

0

図7に示すベース基板10の裏面に接着される配線基板30の具体例の構成を示す上面図である。

### 【図10】

図9に示す回路基板30の上面に形成された1つのSAWデバイス11に対する基板配線32の構成を示す図である。

### 【図11】

図9に示す回路基板30の下面に形成された1つのSAWデバイス11に対する電子端子31の構成を示す図である。

#### 図12]

本発明の第2の実施形態によるベース基板40の構成を示す上面図である。

#### 【図13】

本発明の第3の実施形態によるベース基板50の構成を示す上面図である。

### 【図14】

本発明の第4の実施形態によるベース基板60の構成を示す上面図である。

### 【符号の説明】

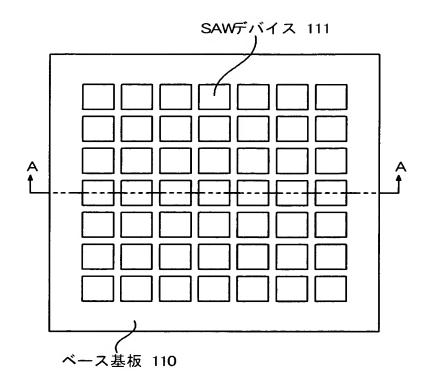
- 2 SAWフィルタ素子
- 10、40、50、60 ベース基板
- 11 SAWデバイス
- 12 樹脂シート
- 14 バンプ

- 15 キャビティ
- 16 バンプ用電極パッド
- 17、33 ビア配線
- 21、41、51、61 ダミーキャビティ
- 30 配線基板
- 3 1 電気端子
- 32 基板配線
- 35 キャビティ対応領域
- 71 下型
- 72 モータ
- 73 支柱
- 7 4 上型

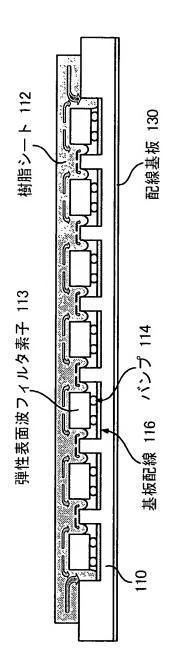
【書類名】

図面

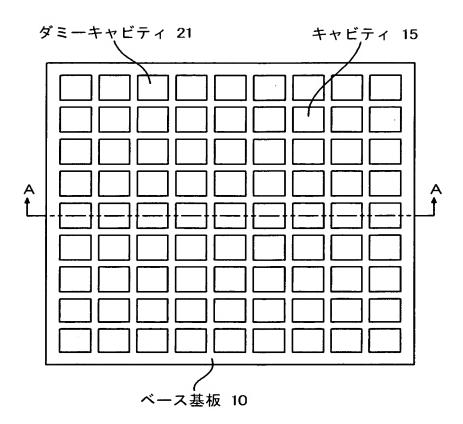
【図1】



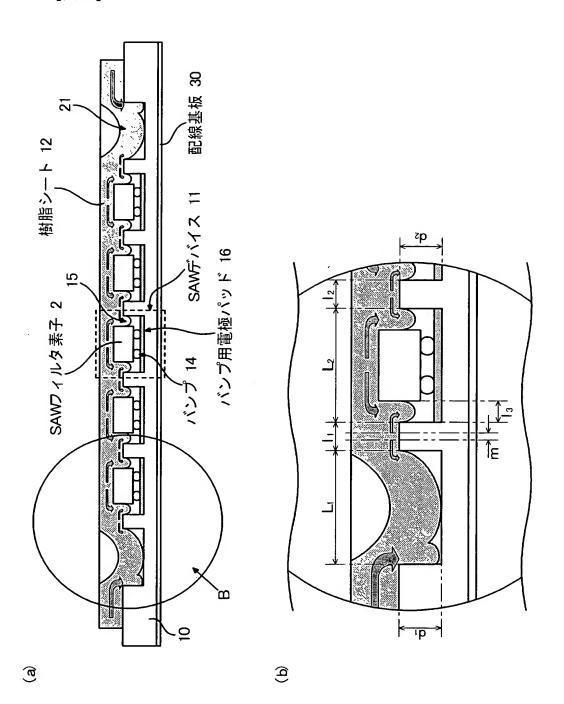
【図2】



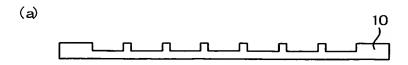
【図3】

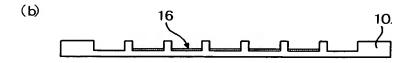


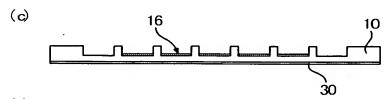
【図4】

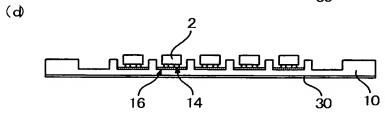


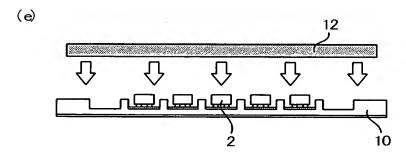
【図5】

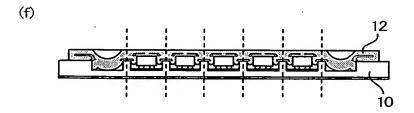






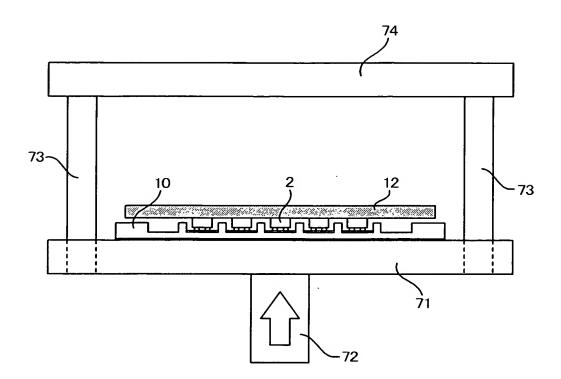




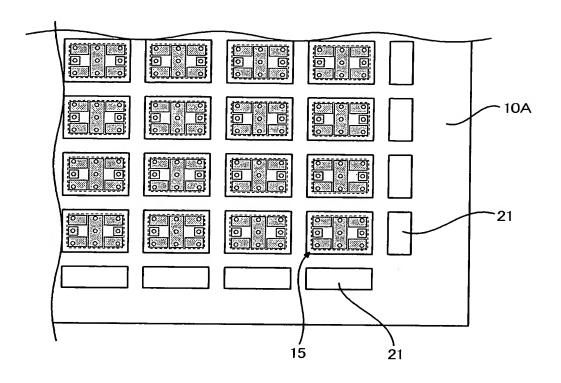




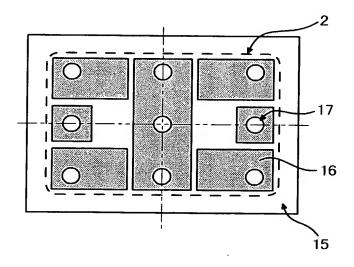
【図6】



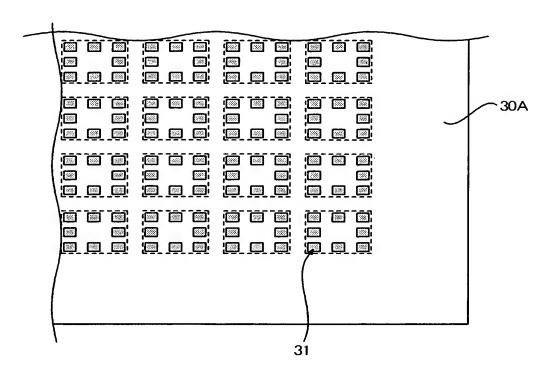
【図7】



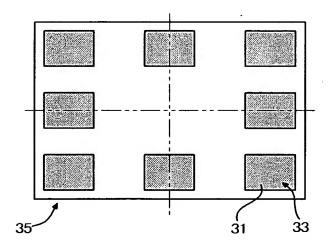
【図8】



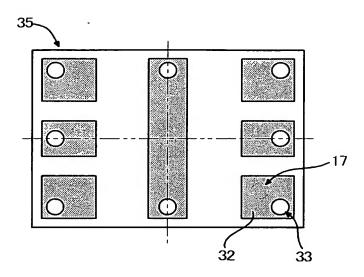
【図9】



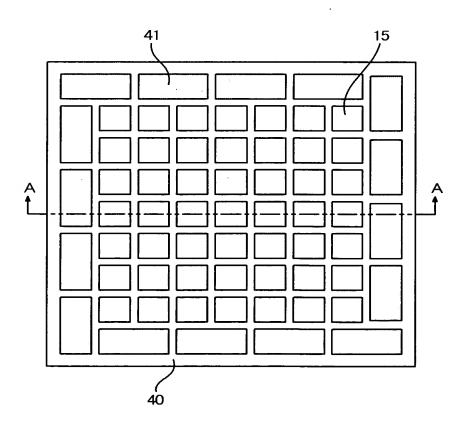
【図10】



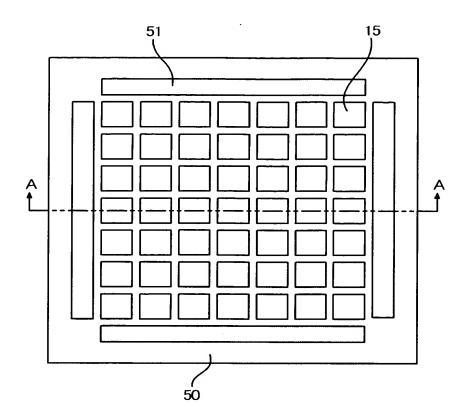
【図11】



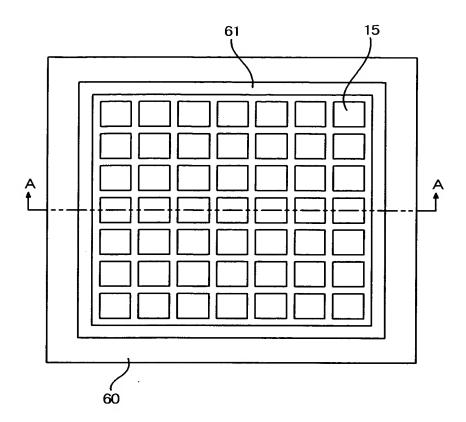
【図12】



【図13】



【図14】



【書類名】 要約書

【要約】

【課題】 高い歩留りで製造でき、1つ当たりの製造コストが低減される電子部品の製造方法及びそのベース基板を提供する。

【選択図】 図4

# 特願2003-036749

# 出願人履歴情報

識別番号

[398067270]

1. 変更年月日

2002年11月 5日

[変更理由]

住所変更

住 所 氏 名 神奈川県横浜市港北区新横浜二丁目3番12号

富士通メディアデバイス株式会社

2. 変更年月日 [変更理由]

2003年 5月30日

住所変更

住 所

神奈川県横浜市港北区新横浜二丁目3番地12

氏 名 富士通メディアデバイス株式会社